

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-068906

(43)Date of publication of application : 07.03.2003

(51)Int.Cl.

H01L 23/02

H01P 5/08

(21)Application number : 2001-255795

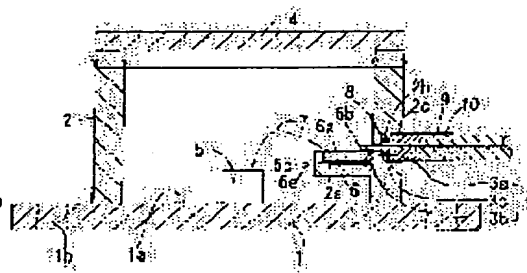
(71)Applicant : KYOCERA CORP

(22)Date of filing : 27.08.2001

(72)Inventor : TANAKA NOBUYUKI
OGAWA TAKASHI**(54) PACKAGE FOR SEMICONDUCTOR ELEMENT STORAGE AND SEMICONDUCTOR DEVICE****(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a semiconductor package which has superior transmission efficiency for a high-frequency signal.

SOLUTION: A frame body 2 which is joined with the top main surface of a base body 1 so as to surround a mount part 1a for a semiconductor element 5 and has a through hole 2b formed in its side part is provided with a shelf part 2a, which has a circuit board, having a line conductor 6a electrically connecting the semiconductor element 5 and a center conductor 3b formed at a position on its internal surface below the through hole 2b formed on its top surface, installed on its top surface; and the circuit board 6 has a ground conductor layer 6c formed on its reverse surface at least opposite the line conductor 6a and also has an internal-layer ground conductor layer 6d below the line conductor 6a except right below the center conductor 3b in it.

**LEGAL STATUS**

[Date of request for examination]

22.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-68906
(P2003-68906A)

(43) 公開日 平成15年3月7日(2003.3.7)

(51) IntCl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 L 23/02		H 0 1 L 23/02	H
H 0 1 P 5/08		H 0 1 P 5/08	B

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願2001-255795(P2001-255795)

(22) 出願日 平成13年8月27日(2001.8.27)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72) 発明者 田中 信幸

滋賀県蒲生郡蒲生町川合10番地の1 京セラ株式会社滋賀蒲生工場内

(72) 発明者 小川 剛史

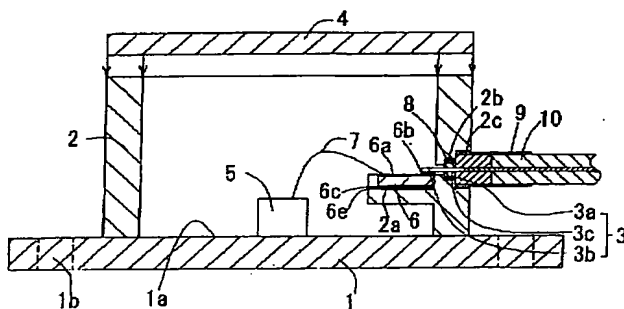
滋賀県蒲生郡蒲生町川合10番地の1 京セラ株式会社滋賀蒲生工場内

(54) 【発明の名称】 半導体素子収納用パッケージおよび半導体装置

(57) 【要約】

【課題】 高周波信号の伝送効率に優れた半導体パッケージを提供すること。

【解決手段】 基体1の上側主面に半導体素子5の載置部1aを囲繞するように接合され、側部に貫通孔2bが形成された枠体2は、その内面の貫通孔2bの下方の部位に半導体素子5と中心導体3bとを電氣的に接続する線路導体6aが上面に形成された回路基板6を上面に設置した棚部2aが設けられており、回路基板6は、その下面の少なくとも線路導体6aに対向する部位に接地導体層6cが形成され、かつ内部の中心導体3b直下以外の線路導体6aの下方の部位に内層接地導体層6dが形成されている。



【特許請求の範囲】

【請求項1】 上側主面に半導体素子を載置するための載置部を有する基体と、該基体の上側主面に前記載置部を囲繞するように接合され、側部に貫通孔が形成された枠体と、筒状の外周導体およびその中心軸に設置された中心導体ならびにそれらの間に介在させた絶縁体から成るとともに前記貫通孔に嵌着された同軸コネクタとを具備した半導体素子収納用パッケージにおいて、前記枠体内面の前記貫通孔の下方の部位に前記半導体素子と前記中心導体とを電氣的に接続する線路導体が上面に形成された回路基板を上面に設置した棚部が設けられており、前記回路基板は、その下面の少なくとも前記線路導体に対向する部位に接地導体層が形成され、かつ内部の前記中心導体直下以外の前記線路導体の下方の部位に内層接地導体層が形成されていることを特徴とする半導体素子収納用パッケージ。

【請求項2】 上側主面に半導体素子を載置するための載置部を有する基体と、該基体の上側主面に前記載置部を囲繞するように接合され、側部に貫通孔または切欠き部から成る同軸コネクタの保持部材の取付部が設けられた枠体と、筒状の外周導体およびその中心軸に設置された中心導体ならびにそれらの間に介在させた絶縁体から成るとともに前記取付部に取り付けられた前記保持部材に保持された同軸コネクタとを具備した半導体素子収納用パッケージにおいて、前記保持部材は、前記枠体外側より前記同軸コネクタが挿着されるように前記枠体内側にかけて貫通孔が形成され、前記枠体内側の前記貫通孔の下方の部位に回路基板を上面に設置した棚部が設けられ、かつ該棚部の上面に前記半導体素子と前記中心導体とを電氣的に接続する線路導体が上面に形成された回路基板が設置されており、該回路基板は、その下面の少なくとも前記線路導体に対向する部位に接地導体層が形成され、かつ内部の前記中心導体直下以外の前記線路導体の下方の部位に内層接地導体層が形成されていることを特徴とする半導体素子収納用パッケージ。

【請求項3】 請求項1または請求項2記載の半導体素子収納用パッケージと、前記載置部に載置固定されるとともに前記同軸コネクタに前記回路基板の線路導体を介して電氣的に接続された半導体素子と、前記枠体の上面に接合された蓋体とを具備したことを特徴とする半導体装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、信号入出力部に同軸コネクタを用いた半導体素子収納用パッケージおよび半導体装置に関する。

【0002】

【従来の技術】 従来、光通信分野で用いられる半導体素子や、マイクロ波帯、ミリ波帯等の高周波信号で駆動される各種半導体素子を収納する半導体素子収納用パッケ

ージ（以下、半導体パッケージという）には、半導体素子と外部電気回路基板とを電氣的に接続するための入出力端子として同軸コネクタが用いられている。この同軸コネクタを具備した半導体パッケージを図6に断面図で示す。同図において、21は基体、22は枠体、23は同軸コネクタ、24は蓋体、26は回路基板である。

【0003】 基体21は鉄（Fe）－ニッケル（Ni）－コバルト（Co）合金や銅（Cu）－タングステン（W）等の金属から成る略四角形の板状体であり、その上側主面の略中央部には、IC、LSI、半導体レーザ（LD）、フォトダイオード（PD）等の半導体素子25を搭載して成る回路基板26を載置する載置部21aが形成されている。載置部21aには、半導体素子25が、例えばアルミナ（ Al_2O_3 ）セラミックス等から成る回路基板26に搭載された状態で載置固定される。

【0004】 なお、回路基板26に搭載された半導体素子25は、その電極が、回路基板26の上面に被着形成されている線路導体26aにボンディングワイヤ27等を介して電氣的に接続されている。

【0005】 基体21の上側主面の外周部には載置部21aを囲繞するようにして枠体22が立設されており、枠体22は基体21とともにその内側に半導体素子25を収容する空所を形成する。この枠体22は基体21と同様にFe－Ni－Co合金やCu－Wの焼結材等から成り、基体21と一体成形される、または基体21に銀ろう等のろう材を介してろう付けされる、またはシーム溶接法等の溶接法により接合されることによって、基体21の上側主面の外周部に立設される。

【0006】 枠体22の側部には同軸コネクタ23が嵌着される貫通孔22aが形成されており、貫通孔22a内に同軸コネクタ23を嵌め込むとともに半田等の封着材28を貫通孔22a内の隙間に挿入し、しかる後、加熱して封着材28を熔融させ、熔融した封着材28を毛细管現象により同軸コネクタ23と貫通孔22aの内面との隙間に充填させることによって、同軸コネクタ23が貫通孔22a内に封着材28を介して嵌着接合される。

【0007】 同軸コネクタ23は、Fe－Ni－Co合金等の金属から成る円筒状の外周導体23aの中心軸部分に、信号線路としてFe－Ni－Co合金等の金属から成る棒状の中心導体23bが絶縁体23cを介して固定されて成る。そして、接地導体としての外周導体23aが封着材28を介して枠体22に電氣的に接続されており、特性インピーダンスに整合された同軸線路モードの信号線路を形成している。また、中心導体23bが半田等から成る導電性接着材26bを介して回路基板26の線路導体26aに電氣的に接続される。線路導体26aは、所定の特性インピーダンスに整合されたマイクロストリップ線路となっている。

【0008】 そして、枠体22の上面に蓋体24をろう

付け法やシームウエルド法等の溶接法によって接合し、基体21、枠体22および蓋体24から成る容器内部に半導体素子25を収容し気密に封止することによって製品としての半導体装置となる。

【0009】

【発明が解決しようとする課題】しかしながら、上記従来の半導体パッケージでは、同軸コネクタ23の中心導体23bと回路基板26の線路導体26aとの接続部において、中心導体23bと線路導体26aとを導電性接着材26bで接続することによって、線路導体26aの表面に中心導体23bが載置されることから、接続部の電気的な容量成分が付加されて容量成分が増加し、接続部において信号線路のインピーダンスが低下していた。その結果、接続部でインピーダンスの整合がとれなくなり、半導体パッケージ内の信号線路の接続部で高周波信号の反射損失が大きくなり、高周波信号を効率よく伝送するのが困難になるという問題があった。

【0010】従って、本発明は上記問題点を鑑み完成されたものであり、その目的は、高周波信号の伝送効率に優れた半導体パッケージを提供することである。

【0011】

【課題を解決するための手段】本発明の半導体素子収納用パッケージは、上側主面に半導体素子を載置するための載置部を有する基体と、該基体の上側主面に前記載置部を囲繞するように接合され、側部に貫通孔が形成された枠体と、筒状の外周導体およびその中心軸に設置された中心導体ならびにそれらの間に介在させた絶縁体から成るとともに前記貫通孔に嵌着された同軸コネクタとを具備した半導体素子収納用パッケージにおいて、前記枠体内面の前記貫通孔の下方の部位に前記半導体素子と前記中心導体とを電気的に接続する線路導体が上面に形成された回路基板を上面に設置した棚部が設けられており、前記回路基板は、その下面の少なくとも前記線路導体に対向する部位に接地導体層が形成され、かつ内部の前記中心導体直下以外の前記線路導体の下方の部位に内層接地導体層が形成されていることを特徴とする。

【0012】また、本発明の半導体素子収納用パッケージは、上側主面に半導体素子を載置するための載置部を有する基体と、該基体の上側主面に前記載置部を囲繞するように接合され、側部に貫通孔または切欠き部から成る同軸コネクタの保持部材の取付部が設けられた枠体と、筒状の外周導体およびその中心軸に設置された中心導体ならびにそれらの間に介在させた絶縁体から成るとともに前記取付部に取り付けられた前記保持部材に保持された同軸コネクタとを具備した半導体素子収納用パッケージにおいて、前記保持部材は、前記枠体外側より前記同軸コネクタが挿着されるように前記枠体内側にかけ貫通孔が形成され、前記枠体内側の前記貫通孔の下方の部位に回路基板を上面に設置した棚部が設けられ、かつ該棚部の上面に前記半導体素子と前記中心導体とを電

氣的に接続する線路導体が上面に形成された回路基板が設置されており、該回路基板は、その下面の少なくとも前記線路導体に対向する部位に接地導体層が形成され、かつ内部の前記中心導体直下以外の前記線路導体の下方の部位に内層接地導体層が形成されていることを特徴とする。

【0013】本発明の半導体パッケージによれば、線路導体と中心導体との接続部における線路導体から接地導体層までの距離は、非接続部における線路導体から接地導体層までの距離に比べて大きくなり、その結果、接続部における線路導体のインピーダンスを非接続部に比べて高くすることができる。従来、線路導体と中心導体との接続部で信号線路の電気的な容量成分が増加し、接続部のインピーダンスが低下してインピーダンス不整合を生じていたが、本発明では以下のようにしてインピーダンスが整合される。即ち、回路基板の線路導体の非接続部の下方に内層接地導体層を形成し、かつ接続部の下方に接地導体層を形成することにより、非接続部での線路導体のインピーダンスを特性インピーダンスに整合させ、接続部での線路導体のインピーダンスを特性インピーダンスより高い値とする。これにより、線路導体と中心導体との接続部のインピーダンスが電気的な容量増加により低下しても、接続部のインピーダンスを特性インピーダンスに整合することが可能となる。

【0014】また、本発明において、同軸コネクタの挿着部と回路基板の設置用の棚部を同軸コネクタの保持部材に設けて保持部材を枠体に嵌着した場合、保持部材の厚みを枠体に比べ厚くするなどして保持部材の体積を大きくすることによって、半導体パッケージをネジ止め等により外部回路基板等に装着する際に枠体に加わる歪みが、保持部材で分散および吸収される。その結果、同軸コネクタと回路基板に不要な応力および歪みが伝わることを防止できる。

【0015】また、本発明の半導体装置は、上記本発明の半導体素子収納用パッケージと、前記載置部に載置固定されるとともに前記同軸コネクタに前記回路基板の線路導体を介して電気的に接続された半導体素子と、前記枠体の上面に接合された蓋体とを具備したことを特徴とする。

【0016】本発明は、この構成により、上記本発明の半導体パッケージを用いた信頼性の高い半導体装置を提供できる。

【0017】

【発明の実施の形態】本発明の半導体パッケージを以下に詳細に説明する。図1は本発明の半導体パッケージについて実施の形態の一例を示す断面図であり、1は基体、2は枠体、3は同軸コネクタ、4は蓋体、6は回路基板である。

【0018】本発明の基体1はFe-Ni-Co合金等の金属やCu-Wの焼結材等から成り、そのインゴット

に圧延加工や打ち抜き加工等の従来周知の金属加工法、または射出成形と切削加工等を施すことによって、所定の形状に製作される。基体1の上側主面の略中央部には、IC、LSI、半導体レーザ(LD)、フォトダイオード(PD)等の半導体素子5を載置するための載置部1aが設けられており、載置部1aには半導体素子5が載置固定される。半導体素子5は、その電極が、回路基板6の上面に被着形成されている線路導体6aにボンディングワイヤ7等を介して電氣的に接続されている。つまり、線路導体6aは、その一端側が中心導体3bに他端側が半導体素子5にそれぞれ電氣的に接続されている。

【0019】また、基体1の上側主面の外周部には載置部1aを囲繞するようにして枠体2が立設接合されており、枠体2は基体1とともにその内側に半導体素子5を収容する空所を形成する。この枠体2は、基体1と同様にFe-Ni-C合金やCu-Wの焼結材等から成り、基体1と一体成形される、または基体1に銀ろう等のろう材を介してろう付けされる、またはシーム溶接法等の溶接法により接合されることによって基体1の上側主面の外周部に立設される。

【0020】枠体2の側部には同軸コネクタ3が嵌着される貫通孔2bが形成されている。貫通孔2b内に同軸コネクタ3を嵌め込むとともに半田等の封着材8を貫通孔2bとの隙間に挿入する。しかる後、加熱して封着材8を溶融させ、溶融した封着材8は毛細管現象により同軸コネクタ3と貫通孔2bの内面との隙間に充填されることによって、同軸コネクタ3が貫通孔2b内に封着材8を介して嵌着接合される。

【0021】枠体2の内面の貫通孔2bの下方の部位に回路基板6を上面に設置する棚部2aが設けられ、棚部2a上面に回路基板6が設置される。回路基板6は半導体素子5と中心導体3bとを電氣的に接続する線路導体6aがその上面に形成されており、下面には接地導体層6cが形成されている。棚部2aには半田等の接合材6eを載置し、接合材6eの上に回路基板6を接地導体層6c側の面(下面)が接合材6e側になるようにして載置する。しかる後、加熱して接合材6eを溶融させ、棚部2a上面に回路基板6が固定される。

【0022】同軸コネクタ3は、内部に収容する半導体素子5を外部の同軸ケーブル10に電氣的に接続するものであり、Fe-Ni-C合金等の金属から成る円筒状の外周導体3aの中心軸と同じくFe-Ni-C合金等の金属から成る中心導体3bが絶縁体3cを介して固定された構造をしている。

【0023】中心導体3bを伝送する高周波信号は、貫通孔2b、2cにおいて貫通孔2b、2cの中心軸を同軸線路のモードで伝送し、特性インピーダンス値に整合されている。中心導体3bが枠体2の内面から突出して線路導体6aと半田等の導電性接着材6bにより接続

された部分以降では、高周波信号は回路基板6の上面に被着形成された線路導体6a上を伝送する。

【0024】本発明において、図2に示すように、回路基板6の下面の少なくとも線路導体6aに対向する部位に接地導体層6cが形成され、かつ内部の中心導体3b直下以外の線路導体6aの下方の部位に内層接地導体層6dが形成されている。これにより、線路導体6aに対向する接地導体として、中心導体3bとの接続部(以下、単に「接続部」といえば線路導体6aと中心導体3bとの接続部をいうこととする)では接地導体層6cが、非接続部では内層接地導体層6dが設けられる。この内層接地導体層6dは、図2に示すように、接地導体層6cと同一の電位とするために、ビアホール等の貫通導体により接地導体層6cと電氣的に接続されているのがよい。

【0025】図2は回路基板6の部分断面図であるが、同図に示すように、接地導体層6cと線路導体6aとの距離を h_1 、内層接地導体層6dと線路導体6aとの距離を h_2 とすると $h_1 > h_2$ となっている。これにより、中心導体3bが接続されていない非接続部での線路導体6aを特性インピーダンス値に整合させ、中心導体3bとの接続部においては線路導体6aを特性インピーダンス値よりも高いインピーダンス値とする。

【0026】また、本発明では、 $0.05\text{mm} \leq h_1 - h_2 \leq 1\text{mm}$ とするのがよい。 $h_1 - h_2 < 0.05\text{mm}$ では、接地導体層6cと内層接地導体層6dが接近しすぎて線路導体6aの接続部と非接続部におけるそれぞれのインピーダンス値が略同一となってしまう、線路導体6aに中心導体3bを接続した後の接続部のインピーダンスを特性インピーダンス値に整合させることが困難となる。 $1\text{mm} < h_1 - h_2$ では、接地導体層6cと内層接地導体層6dが大きく離れて線路導体6aの接続部におけるインピーダンス値が特性インピーダンス値に比して大きくなりすぎてしまい、線路導体6aに中心導体3bを接続した後の接続部のインピーダンスを特性インピーダンス値に整合させることが困難となるとともに、回路基板6が厚くなり、線路導体6aを伝送する高周波信号の誘電体損失が大きくなって、高周波信号を無駄なく伝送できなくなる。

【0027】なお、内層接地導体層6dの線路導体6aの線路方向に垂直な方向における幅は、線路導体6aの幅以上であることがよい。この場合、非接続部の下方には必ず内層接地導体層6dが存在し、接続部が確実に内層接地導体層6dによって接地されるという点で好ましい。

【0028】図3は、図2の中心導体3bと線路導体6aとの接続部における線路方向に垂直な断面での断面図であるが、線路導体6aと中心導体3bとを接続することにより、接続部では信号線路が中心導体3b、線路導体6aおよび導電性接着材6bとなっている。線路導体

6a単体が信号線路である場合と比べて、信号線路の容量成分が増加し、接続部のインピーダンスが低下することになる。従って、接続部における線路導体6aに対向する接地導体を接地導体層6cとして、接続部における線路導体6a単体のインピーダンス値は特性インピーダンスより高い値としている。これにより、線路導体6aに中心導体3bを接続して接続部のインピーダンスが容量増加により低下しても、接続部を特性インピーダンスに整合させることができる。

【0029】また接続部では、導電性接着材6bの量を適宜調整して信号線路のインピーダンスを整合することもできる。また、内層接地導体層6dの起点は、図2のように中心導体3bの先端の下方付近であるが、図4のように導電性接着材6bのメニスカスの先端下方付近に位置させ、その位置を線路方向に前後させて信号線路のインピーダンスを整合するように調整することもできる。このようにして、半導体パッケージ内において、反射損失や透過損失等の伝送損失の小さい良好な伝送特性の信号線路が形成される。また、図4に示すように、円柱状の中心導体3bの先端は略半球面状等の凸型曲面になっているのが好ましい。この場合、中心導体3bの先端に形成される導電性接着材6bのメニスカスがなだらかな斜面を形成し、そのメニスカス部での高周波信号の損失が小さくなる。

【0030】枠体2の貫通孔2c内に挿入固定される同軸コネクタプラグ9は、外部電気回路に接続された同軸ケーブル10と枠体2に嵌着された同軸コネクタ3とを接続するためのプラグである。

【0031】そして、本発明の半導体パッケージは、半導体素子5の電極と回路基板6の上面に形成された線路導体6aとを電気的に接続し、線路導体6aと中心導体3bとを半田等の導電性接着材6bを介して電気的に接続し、しかる後、枠体2の上面にFe-Ni-Co合金等の金属から成る蓋体4を半田付け法やシームウエルド法により接合することにより製品としての半導体装置となる。

【0032】この半導体装置は、基体1に設けられた貫通孔1bを通してネジ止めすることで外部電気回路基板に実装され、同軸コネクタプラグ9と外部電気回路に接続された同軸ケーブル10とを接続することにより、内部に收容する半導体素子5が外部電気回路に電気的に接続され、半導体素子5が高周波信号で作動することとなる。

【0033】そして、図5は本発明の半導体パッケージについて実施の形態の他の例を示す断面図であり、1は基体、2は枠体、3は同軸コネクタ、4は蓋体、6は回路基板、11は保持部材である。図5のように、保持部材11に設けられた、枠体2内外を貫通する貫通孔11bに、同軸コネクタ3を外側より挿着し、保持部材11を枠体2に嵌着させる。

【0034】枠体2の側面には保持部材11が嵌着される取付部2dが形成されている。取付部2dは、枠体2内外を貫通する貫通孔であったり、枠体2の基体1との接合面側から逆U字型に切り欠いて枠体2内外を貫通する切欠き部であったり、枠体2の蓋体4との接合面側からU字型に切り欠いて枠体2内外を貫通する切欠き部であれば良い。

【0035】保持部材11には、回路基板6を上面に設置するための棚部11aと、同軸コネクタ3を挿着するための貫通孔11bが設けられている。棚部11aには半田等の接合材6eを載置し、接合材6eの上に線路導体6aと接地導体層6cと内層接地導体層6dとを具備した回路基板6を、接地導体層6c側の面（下面）が接合材6e側になるようにして設置する。貫通孔11bは枠体2外側より同軸コネクタ3が挿着されるように枠体2内側にかけて形成され、貫通孔11b内には同軸コネクタ3を嵌め込むとともに半田等の封着材8を貫通孔11bとの隙間に挿入する。中心導体3bの先端部は、回路基板6の上面に突出させ、中心導体3bの先端部と線路導体6aの上面の端部との間に半田等の導電性接着材6bを載置する。

【0036】しかる後、加熱して接合材6eと封着材8および導電性接着材6bを溶融させ、接合材6eにより回路基板6が棚部11aに強固に固定され、溶融した封着材8は毛細管現象により外周導体3aと貫通孔11bの内面との隙間に充填させることによって、外周導体3aが貫通孔11b内に半田等の封着材8を介して挿着され、導電性接着材6bにより中心導体3bと線路導体6aとが接続される。

【0037】中心導体3bを伝送する高周波信号は、貫通孔11b、11c部において貫通孔11b、11cの中心軸を伝送することにより同軸線路を伝送し、保持部材11の枠体2内側の面から出て線路導体6aおよび導電性接着材6bに達した後は、マイクロストリップ線路となっている線路導体6a上を伝送する。この同軸線路とマイクロストリップ線路は、所定の特性インピーダンス値に整合されている。導電性接着材6bによる接続部において、中心導体3bの先端部の位置、線路導体6aの位置、および導電性接着材6bの量により、信号線路のインピーダンスが所定の値に設定されている。このようにして、半導体パッケージ内において、反射損失や透過損失等の伝送損失のない良好な信号線路が形成される。

【0038】保持部材11の貫通孔11c内に挿入固定される同軸コネクタプラグ9は、外部電気回路に接続された同軸ケーブル10と保持部材11に挿着された同軸コネクタ3とを接続するためのプラグであり、その外周面はネジ状となっており、内周面にネジ切りを有する貫通孔11cにネジ止めされる。

【0039】そして、本発明の半導体パッケージは、半

導体素子5の電極と回路基板6の上面に被着された線路導体6aとをボンディングワイヤ7により電氣的に接続し、しかる後、枠体2の上面に鉄-ニッケル-コバルト合金等の金属から成る蓋体4を半田付け法やシームウエルド法により接合することにより製品としての半導体装置となる。

【0040】この半導体装置は、基体1の対向する端部に設けられた貫通孔1bをネジ止めすることで外部電気回路基板に実装され、同軸コネクタプラグ9と外部電気回路に接続された同軸ケーブル10とを接続することにより、内部に收容する半導体素子5が外部電気回路に電氣的に接続され、半導体素子5が高周波信号で作動することとなる。

【0041】この構成において、同軸コネクタ3および回路基板6が保持部材11に保持されて、その保持部材11が枠体2に嵌着されて取り付けられる。基体1の端部を貫通孔1bを通してネジ止め等することによって半導体パッケージを外部回路基板等に装着する際、枠体2に歪みが発生した場合においても、枠体2から同軸コネクタ3および回路基板6に伝わろうとする歪みは、保持部材11において分散および吸収される。従って、同軸コネクタ3および回路基板6に加わる応力や歪みを小さくすることができ、絶縁体3cと回路基板6にクラックが発生するのを防止できる。保持部材11で歪みを有効に分散させるためには、つまり単位体積当たりの変形を小さくさせかつ歪みを吸収させるためには、保持部材11の体積が大きいのがよく、保持部材11の厚みを枠体2より肉厚にするなどして体積を大きくする。

【0042】本発明における高周波信号の好ましい周波数は5~50GHz程度であり、この場合に高周波信号の伝送特性を良好なものとすることができる。

【0043】なお、本発明は上記実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内であれば種々の変更は可能である。

【0044】

【発明の効果】本発明は、枠体内面の貫通孔の下方の部位に半導体素子と中心導体とを電氣的に接続する線路導体が上面に形成された回路基板を上面に設置した棚部が設けられており、回路基板は、その下面の少なくとも線路導体に対向する部位に接地導体層が形成され、かつ内部の中心導体直下以外の線路導体の下方の部位に内層接地導体層が形成されていることにより、線路導体と中心導体との接続部における線路導体から接地導体層までの距離は、非接続部における線路導体から接地導体層までの距離に比べて大きくなり、その結果、接続部における線路導体のインピーダンスを非接続部に比べて高くすることができる。即ち、回路基板の線路導体の非接続部の下方に内層接地導体層を形成し、かつ接続部の下方に接地導体層を形成することにより、非接続部での線路導体のインピーダンスを特性インピーダンスに整合させ、接

続部での線路導体のインピーダンスを特性インピーダンスより高い値とする。これにより、線路導体と中心導体との接続部のインピーダンスが電氣的な容量増加により低下しても、接続部のインピーダンスを特性インピーダンスに整合することが可能となる。

【0045】このようにして、半導体パッケージ内部において同軸コネクタおよび回路基板の線路導体から成る信号線路が特性インピーダンスに整合され、高周波信号の反射損失を低減して伝送効率を良好とした信号線路を形成できる。

【0046】また、回路基板は枠体の内面の棚部に設置されるため、半導体パッケージが大幅に小型化されるという効果も有する。

【0047】また本発明は、同軸コネクタの保持部材は、枠体外側より同軸コネクタが挿着されるように枠体内側にかけて貫通孔が形成され、枠体内側の貫通孔の下方の部位に回路基板を上面に設置した棚部が設けられ、かつ棚部の上面に半導体素子と中心導体とを電氣的に接続する線路導体が上面に形成された回路基板が設置されており、回路基板は、その下面の少なくとも線路導体に対向する部位に接地導体層が形成され、かつ内部の中心導体直下以外の線路導体の下方の部位に内層接地導体層が形成されていることにより、線路導体と中心導体との接続部において接地導体層を接地導体とし、非接続部において内層接地導体層を接地導体とすることにより、中心導体の非接続部において線路導体のインピーダンスを特性インピーダンス値に整合させ、接続部では、線路導体と中心導体とを接続した状態で信号線路を特性インピーダンスに整合することができる。このようにして、半導体パッケージ内部において同軸コネクタおよび回路基板の線路導体から成る信号線路が特性インピーダンスに整合され、高周波信号の反射損失を低減して伝送効率を良好にすることのできる信号線路を形成できる。

【0048】また、基体をネジ止め等によって外部回路基板等に固定する際、枠体に歪みが発生した場合においても、枠体から同軸コネクタおよび回路基板に伝わろうとする歪みは、保持部材において分散および吸収され、同軸コネクタの絶縁体と回路基板にクラックが発生するのを防止できる。その結果、同軸コネクタの絶縁体にクラックが発生するのを防止して半導体パッケージの気密の信頼性を向上するとともに、同軸コネクタの中心導体を伝送する高周波信号の伝送特性を向上することができ、回路基板にクラックが発生するのを防止して線路導体の断線を防止し高周波信号の伝送特性を向上させ得る。

【0049】さらに、回路基板は保持部材の枠体内側の棚部に設置されるため、半導体パッケージが大幅に小型化されるという効果も有する。

【0050】以上の効果により、5~50GHzの高周波信号の伝送特性に優れた半導体パッケージとして有効

に機能することとなる。

【0051】本発明の半導体装置は、本発明の半導体素子収納用パッケージと、載置部に載置固定されるとともに同軸コネクタに回路基板の線路導体を介して電氣的に接続された半導体素子と、枠体の上面に接合された蓋体とを具備したことにより、上記本発明の作用効果を有する半導体パッケージを用いた信頼性の高い半導体装置となる。

【図面の簡単な説明】

【図1】本発明の半導体パッケージについて実施の形態の例を示す断面図である。

【図2】本発明の半導体パッケージ内に收容された回路基板の部分断面図である。

【図3】図2の回路基板の線路方向の垂直な断面における部分断面図である。

【図4】図2の回路基板の線路方向における部分断面図である。

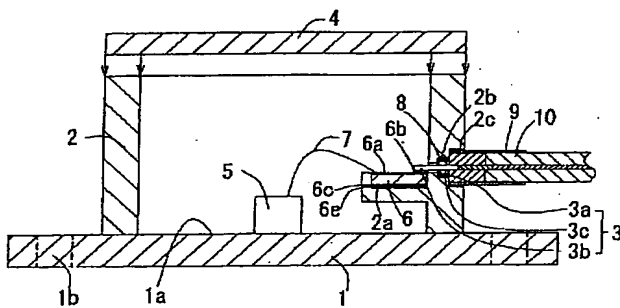
【図5】本発明の半導体パッケージについて実施の形態の他の例を示す断面図である。

【図6】従来の半導体パッケージの断面図である。

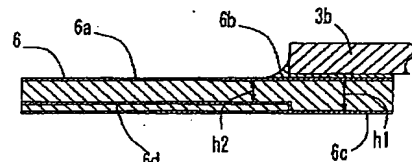
【符号の説明】

- 1 : 基体
- 1 a : 載置部
- 2 : 枠体
- 2 a : 棚部
- 2 b : 貫通孔
- 2 d : 取付部
- 3 : 同軸コネクタ
- 3 a : 外周導体
- 3 b : 中心導体
- 3 c : 絶縁体
- 5 : 半導体素子
- 6 : 回路基板
- 6 a : 線路導体
- 6 c : 接地導体層
- 6 d : 内層接地導体層
- 11 : 保持部材
- 11 a : 棚部
- 11 d : 貫通孔

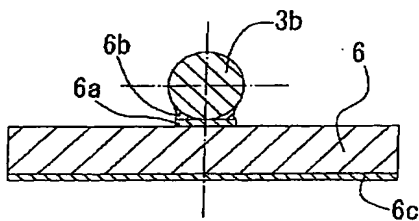
【図1】



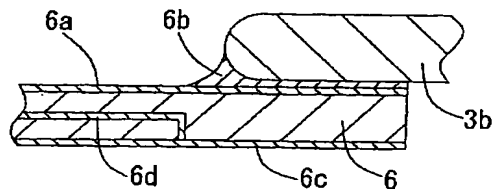
【図2】



【図3】



【図4】



【图6】

